

Japanese Utility Model Application Laid-Open No. 62-19741**Claims**

1. A bump construction for a semiconductor chip having a pad, a passivation film, a hole formed in the passivation film, and a metal bump which is formed between the pad and the passivation film through the hole, the bump construction comprising:

an insulating film which is formed on the passivation film and thicker than the passivation film;

a hole which is formed in the insulating film at a position corresponding to the hole in the passivation film, and is larger than at least the hole in the passivation film; and

a metal bump formed between the pad and a surface of the insulating film through the holes in the passivation film and insulating film.

2. The bump construction for a semiconductor chip as defined in claim 1,

wherein the insulating film has a thickness of from 5 μm to 20 μm .

3. The bump construction for a semiconductor chip as defined in claim 1,

wherein the insulating film is formed of a heat-resistant polyimide resin.

464001190

CONFIDENTIAL - SECURITY INFORMATION

THIS PAGE BLANK

公開実用 昭和62-19741

⑩ 日本国特許庁(JP)

⑪ 実用新案出願公開

⑫ 公開実用新案公報(U)

昭62-19741

⑬ Int.Cl.⁴

H 01 L 21/92
23/48

識別記号

庁内整理番号

6708-5F
6732-5F

⑭ 公開 昭和62年(1987)2月5日

審査請求 未請求 (全 頁)

⑮ 考案の名称 半導体チップのバンプ構造

⑯ 実 願 昭60-111524

⑰ 出 願 昭60(1985)7月20日

⑱ 考 案 者 上 西 勝 三

⑲ 出 願 人 沖電気工業株式会社

⑳ 代 理 人 弁理士 大 恒 孝

東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社内

東京都港区虎ノ門1丁目7番12号

明 細 書

1. 考案の名称 半導体チップのバンプ構造

2. 実用新案登録請求の範囲

(1) 半導体チップのパッドと、パッシベーション膜と、該パッシベーション膜に設けた穴と、該穴を介して該パッド及び該パッシベーション膜の間に設けたバンプ金属部とを有する半導体チップのバンプ構造において、

パッシベーション膜上に設けられ、該パッシベーション膜の厚みよりも厚い絶縁膜と、

該絶縁膜のパッシベーション膜に設けた前記穴の位置と対応する位置に設けた、パッシベーション膜に設けた穴よりも少なくとも大きな穴と、

該パッシベーション膜及び絶縁膜に設けた穴を介して、前記パッドと該絶縁膜の表面との間に設けたバンプ金属部とを具備することを特徴とする半導体チップのバンプ構造。

(2) 絶縁膜の厚みを5～20 μ mの厚みとした



ことを特徴とする実用新案登録請求の範囲第1項記載の半導体チップの bumps 構造。

(3) 絶縁膜を耐熱性ポリイミド樹脂としたことを特徴とする実用新案登録請求の範囲第1項記載の半導体チップの bumps 構造。

3. 考案の詳細な説明

(産業上の利用分野)

この考案はシリコン又は化合物半導体からなる超高速デバイス(半導体チップ)に設けた bumps の構造に関する。

(従来の技術)

従来より、半導体チップを外部装置の基板等を実装するため半導体チップに設けられた、種々の bumps 構造が提案されている。

第3図は例えばGaAs半導体を用いた超高速半導体チップに形成された従来の bumps 構造とその周辺を拡大して示す断面図である。

この図を参照して、半導体チップにおける従来の bumps と能動素子等の他の構成成分との位置関係につき簡単に説明する。



図において、11は半絶縁性GaAs基板を示し、この基板11上には電極間絶縁膜13が設けられている。又、この基板11には、例えば、この基板11の所望とする領域に選択的にシリコンの注入を行って形成した n^+ 領域15と n 領域17とが設けられ、さらに、 n 領域17上に例えばAlを用いてショットキーゲート19が、又、 n^+ 領域15上に例えばAu-Geを用いてソース電極21及びドレイン電極23がそれぞれ設けられて、能動素子25であるGaAs-FETが形成されている。このソース及びドレイン電極を設ける際に同時に配線パタンの一部である第一層配線27も設けられる。

この能動素子25及び第一層配線27を含む基板には層間絶縁膜29として例えば SiO_2 が2000～5000Åの膜厚で設けられており、この層間絶縁膜上には、例えばTi/Pt/Auを用いて配線パタンの一部である第二層配線31と、第二層配線31の一部ではあるがボンディングのために一辺を80～150μmとした正方形状の広い面積のパッド33とが設けてある。さら



に、この第二層配線31の一部は、層間絶縁膜の所望とする個所に設けたスルーホールを介して第一層配線27及び能動素子25の電極等の必要な部分と接続されている。

この第二層配線31の設けられた層間絶縁膜29上にはパッシベーション膜35として例えば耐湿性及び絶縁性に優れた Si_3N_4 膜が2000Åの膜厚で設けてある。又、このパッシベーション膜35の、第二層配線のパッド33に対応する部分を除去して設けた穴37を介して、パッド33とパッシベーション膜35の表面との間にバンプ金属部39が設けられている。このバンプ金属部39は一般にバリアメタル41とバンプ金属43とで構成されており、バリアメタルとして例えばPtが、バンプ金属として例えばPbSn合金が用いられている。ここで、バンプ45はパッド33とバンプ金属部39とを具える部分を云う。

このようなバンプ構造を有する半導体チップにおいては、端子接続の技術上の問題から、一辺が80～150μmもある正形状のパッドを半導



体チップに設ける必要があった。

(考案が解決しようとする問題点)

しかしながら、従来のバンプ構造を有する半導体チップにおいては、ボンディングを行うための目的で一辺が80～150μmもある正方形状のパッドを半導体チップに設けている。超高速半導体チップ内部の配線を2μm以下の配線として、半導体チップの小型化を目指していることを考えると、このパッドの大きさはチップの小型化に対しては大きな問題点となっていた。

又、このパッド近傍の層間絶縁膜上に他の配線を設けようとする、パッシベーション膜が薄い、このパッドと接続されているパッシベーション膜上のバンプ金属部分と、このバンプ金属部分と対向するこのパッシベーション膜を挟んだ層間絶縁膜上の他の配線との間の電極間容量が大きくなる。従って、この容量を通して信号が漏れ、伝送損失を招く原因となるため、パッドの近傍には他の配線を設けることは出来ず、この点からも実装密度を低下させる原因となっていた。

この考案の目的は、上述した問題点を解決して、 bumps 金属近傍のパッシベーション膜下にも、配線が行えるような半導体チップの bumps 構造を提供することにより、実装密度が高く、かつ、小型で高性能な半導体チップを提供することにある。

(問題点を解決するための手段)

この目的の達成を図るため、この考案によれば、半導体チップのパッドと、パッシベーション膜と、このパッシベーション膜に設けた穴と、この穴を介してこのパッド及びこのパッシベーション膜の間に設けた bumps 金属部とを有する半導体チップの bumps 構造において、

パッシベーション膜の上に、このパッシベーション膜の厚みよりも厚い絶縁膜を設ける。さらに、この絶縁膜はパッシベーション膜に設けてある前述した穴の位置に対応する位置に、パッシベーション膜に設けた穴よりも少なくとも大きな穴を有する。

さらに、このパッシベーション膜及び絶縁膜に



設けた穴を介して、前述したパッドとこの絶縁膜の表面との間にパンプ金属部とを具えることを特徴とする。

この考案の実施に当り、絶縁膜の厚みを5～20 μm の厚みとするのが好適である。

さらに、この考案の実施に当り、絶縁膜を耐熱性ポリイミド樹脂とするのが好適である。

(作用)

このような構成によれば、この絶縁膜上のパンプ金属部部分に対向し絶縁膜及びパッシベーション膜を挟んで他の配線を設けても、絶縁膜が厚いため、この絶縁膜上のパンプ金属部部分と、これに対向して設けた配線との間の電極間容量は低減される。従って、伝送特性を悪化させる原因にはならない。さらに、ボンディングに必要な大きな面積を有するパンプは絶縁膜上に設け、この絶縁膜上のパンプとパッシベーション膜下のパッドとは絶縁膜及びパッシベーション膜に設けた穴を介してパンプ金属により接続出来る。従ってパッシベーション膜下のパッドの面積は小さくてすむ。



これがため、バンプ近傍のパッシベーション膜下にも高密度な配線を設けることが出来る。

(実施例)

以下、第1図及び第2図を参照して、この考案の実施例につき説明する。尚、これら図はこの考案が理解出来る程度に概略的に示してあるにすぎずその形状、寸法及び配置関係は図示例に限定されるものではない。又、従来と同一の構成成分については同一の符号を付して示してある。尚、従来と同一の構成成分についてはその説明を省略したものもある。

第一実施例

第1図はこの考案の半導体チップのバンプ構造の第一実施例を説明するため、半導体チップの要部を示す断面図である。

図において、11は例えば半絶縁性GaAs基板を示し、この基板11上には従来と同様に、電極間絶縁膜13、能動素子25、第一層配線27、層間絶縁膜29及び第二層配線31が設けてある。尚、これらの詳細説明はここでは省略する。又、第二層配線



31と同時に形成するパッド33の大きさを、この場合、従来のパッドの大きさの半分以下、例えば一辺が40 μ mの正形状としてある。この第二層配線31及びパッド33の設けられた層間絶縁膜29上には、従来と同様に、パッシベーション膜35として例えば耐湿性及び絶縁性に優れた Si_3N_4 膜を2000Åの膜厚で設けてある。このパッシベーション膜35は、パッド33に対応する部分を除去して設けた、パッド33とほぼ同面積の穴37を有している。さらに、この考案のポンプ構造では、パッシベーション膜35上に、膜厚10 μ mの厚みで耐熱性に優れたポリイミド樹脂からなる絶縁膜51を設けてある。この絶縁膜51はパッシベーション膜35に設けた穴37の位置にこの穴37より少なくとも大きな穴53を有している。この実施例では、この絶縁膜51に設ける穴53の形状を、パッシベーション膜35側でパッシベーション膜の穴37の大きさとほぼ同面積の開口面積を有し、絶縁層51の表面に向かうに従い開口面積が大きくなるようにし、絶縁層51の表面で、ボンディングに必要な面



積を有する形状、例えば一辺が $150\mu\text{m}$ の正方形形状となるような形状としてある。この絶縁層に設けた穴53とパッシベーション膜35に設けた穴37とを介してパッド33及び絶縁膜51の表面の間にバンプ金属部39が設けてある。このバンプ金属部は従来と同様に、バリアメタル41とバンプ金属43とで構成されており、バリアメタルとして例えばPtが、バンプ金属として例えばPbSn合金が用いられている。ここで、バンプ45はパッド33とバンプ金属部39とを具える部分を云う。

第二実施例

第2図はこの考案の半導体チップのバンプ構造の第二実施例を説明するため、半導体チップの要部を示す断面図である。

この実施例は、絶縁膜51に設ける穴53の形状を第一実施例とは異なる形状とした例を示したものである。絶縁膜51を設けるところまでは第一実施例と同様であるのでその説明は省略する。この場合、絶縁膜51のパッシベーション膜35に設けた穴37の位置に、パッシベーション膜35の穴37と同じ



大きさの穴、つまり、一辺を $40\mu\text{m}$ の正形状としたパッド33の大きさとほぼ同じ大きさの穴53を設けた例である。

この絶縁層に設けた穴53とパッシベーション膜35に設けた穴37とを介してパッド33及び絶縁膜51の表面の間にポンプ金属部39が設けてある。さらに、絶縁層51の表面のポンプ金属部部分の面積はボンディングに必要な面積、例えば一辺を $150\mu\text{m}$ の正形状の面積としてある。このポンプ金属部は従来と同様に、バリアメタル41とポンプ金属43とで構成されており、バリアメタルとして例えばPtが、ポンプ金属として例えばPbSn合金が用いられている。ここで、ポンプ45はパッド33とポンプ金属部39とを具える部分を云う。

この考案のポンプ構造において、パッシベーション膜上に設ける絶縁層の厚みを $5\sim 20\mu\text{m}$ とした理由は、絶縁層の厚みが $5\mu\text{m}$ 未満の厚みでは、絶縁層表面のポンプ金属部分と、この金属部分に対向する絶縁層及びパッシベーション膜



下の配線との間の電極間容量が伝送特性の悪化を防止出来る程小さくならないためである。又、絶縁層の厚みを $20\mu\text{m}$ を超える厚みとすると、この絶縁層に穴を開けること及びこの穴の中にパンプ金属を設けることが容易に行えなくなるからである。

尚、この考案のパンプ構造は上述した実施例に限定されるものではない。実施例で説明したパッド33の大きさ、パッシベーション膜35に設けた穴37の形状及び大きさ、絶縁膜51の材質及びその膜厚、絶縁膜51に設ける穴53の形状及び大きさはこの実施例の値に限定されるものではなく、半導体チップに要求される諸特性に応じて、所望とする値に変更出来る。

(考案の効果)

上述した説明からも明らかなように、この考案によれば、パッシベーション膜上に $5\sim 20\mu\text{m}$ と厚い絶縁膜を設けたため、この絶縁膜上のパンプ金属部部分に対向して絶縁膜及びパッシベーション膜を挟んで他の配線を設けても、この絶縁

膜上のパンプ金属部部分と、これに対向して設けた配線との間の電極間容量は従来と比較して著しく低減される。このため、伝送特性が悪化することはない。さらに、ボンディングに必要な大きな面積を有するパンプは絶縁膜上に設け、パッシベーション膜下のパッドの面積は小さく出来る。

従って、パンプ近傍のパッシベーション膜下にも高密度な配線が行えるようになるため、配線可能領域が従来より広がる。因って、半導体チップの大きさを小さくすることが出来る。

又、従来のパンプは半導体チップの外周部分に設けられるのがほとんどであるが、この考案のパンプ構造によれば半導体チップ内の任意の位置に設けても他の配線に悪影響を及ぼすことはない。従って、例えば電源ラインであれば従来は幅広の配線を用いて半導体チップ内をひき回していたが、この考案では、従来より細い線で半導体チップ内の数箇所に供給出来る。同様に、高速のクロック信号も半導体チップの周辺から細い線路を用いてチップ各部に伝えることをせずに、半導体



チップ内の数個所に供給可能となる。

これがため、実装密度が高く、かつ、小型で高性能な半導体チップを提供することが出来る。

4. 図面の簡単な説明

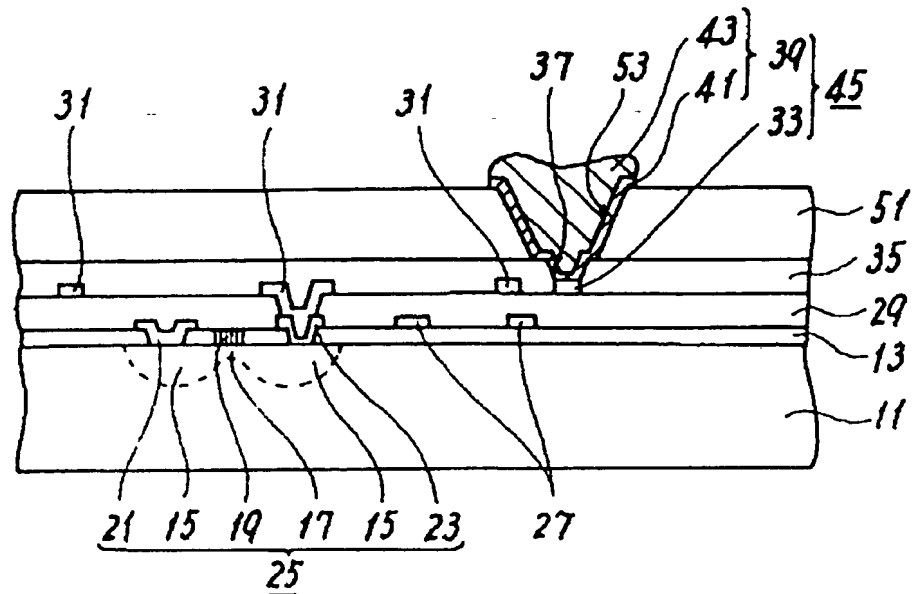
第1図はこの考案のバンプ構造の第一実施例を説明するための半導体チップの要部断面図、

第2図はこの考案のバンプ構造の第二実施例を説明するための半導体チップの要部断面図、

第3図は従来のバンプ構造を説明するための半導体チップの要部断面図である。

- | | |
|----------------|--------------|
| 33…パッド、 | 35…パッシベーション膜 |
| 37…パッシベーション膜の穴 | |
| 39…バンプ金属部、 | 41…バリアメタル |
| 43…バンプ金属、 | 45…バンプ |
| 51…絶縁膜、 | 53…絶縁膜の穴。 |

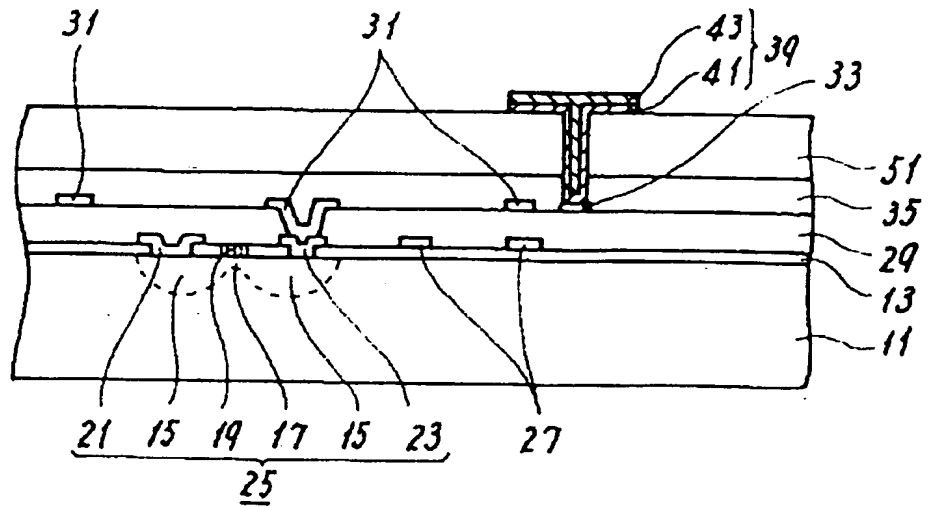




- | | |
|-----------------|-----------|
| 33: パッド | 43: バンプ金属 |
| 35: パッシベーション膜 | 45: バンプ |
| 37: パッシベーション膜の穴 | 51: 絶縁膜 |
| 39: バンプ金属部 | 53: 絶縁膜の穴 |
| 41: バリアメタル | |

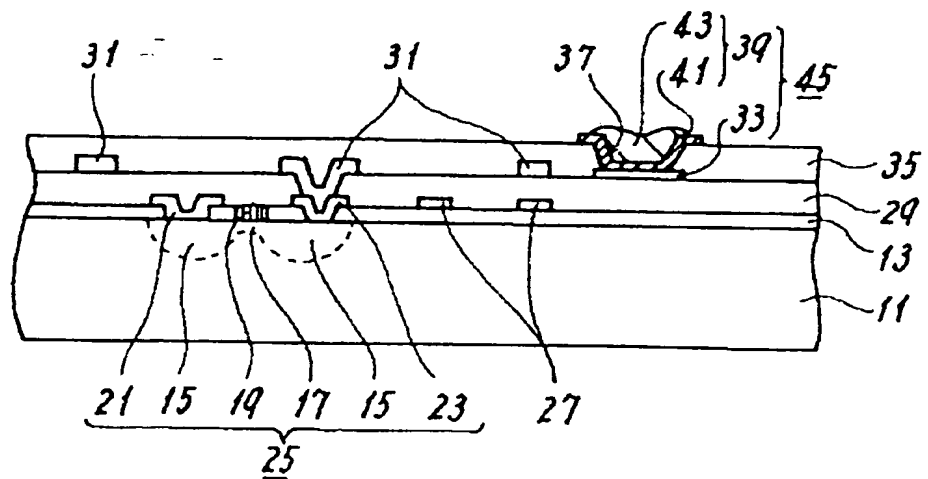
この発案のバンプ構造の第一実施例の説明図

第 1 図



この考案のバンブ構造の第二実施例の説明図

第 2 図



従来のバンブ構造の説明に供する線図

第 3 図

418

